

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-176701

(43)Date of publication of application : 29.06.2001

(51)Int.Cl.

H01C 3/00
H01C 17/242

(21)Application number : 11-359232

(71)Applicant : TATEYAMA KAGAKU KOGYO KK

(22)Date of filing : 17.12.1999

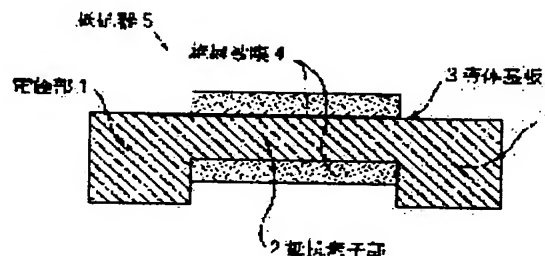
(72)Inventor : MURAMOTO SHOICHI
TAKAMOTO NAOKI

(54) RESISTOR AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a resistor, where not only irregularities in resistance value to be generated in a manufacturing process and a mounting process but also deterioration in the temperature characteristic in the working time can be prevented, and to provide a manufacturing method of the resistor.

SOLUTION: A resistor is provided with a conductor substrate 3 where an electrode part 1 and a resistance element part 2, which are formed of the same material and molded continuously, and an insulating coating film 4 covering the resistance element part 2 of the conductor substrate 3. The resistance element part 2 is so formed, that the central part of the conductor substrate 3 is made thin.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-176701
(P2001-176701A)

(43) 公開日 平成13年6月29日 (2001. 6. 29)

(51) Int.Cl.⁷

H 0 1 C 3/00
17/242

識別記号

F I

H 0 1 C 3/00
17/24

テ-マ-ト* (参考)

Z 5 E 0 3 2
L

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願平11-359232

(22) 出願日 平成11年12月17日 (1999. 12. 17)

(71) 出願人 591020445

立山科学工業株式会社
富山県富山市大泉1区中部1583

(72) 発明者 村本 昭一

富山県富山市月岡町3丁目6番地 立山科学工業株式会社南工場内

(72) 発明者 高本 直紀

富山県富山市月岡町3丁目6番地 立山科学工業株式会社南工場内

(74) 代理人 100090206

弁理士 宮田 信道

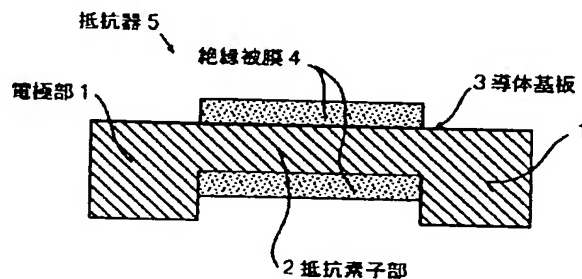
Fターム(参考) 5B032 BA30 BB01 CA01 CC03 CC14
CC16 TA11 TB02

(54) 【発明の名称】 抵抗器とその製造方法

(57) 【要約】

【課題】 製造過程や実装過程において生じ得る抵抗値のばらつきはもとより、実働時における温度特性の悪化をも防止し得る抵抗器とその製造方法の提供。

【解決手段】 同一素材から成る電極部1及び抵抗素子部2を一連成形して成る導体基板3と、当該導体基板3の抵抗素子部2を覆う絶縁被膜4を具備した抵抗器であって、前記抵抗素子部2が導体基板3の中央部を薄肉化して形成された抵抗器。



【特許請求の範囲】

【請求項1】 同一素材から成る電極部(1)及び抵抗素子部(2)を一連成形して成る導体基板(3)と、当該導体基板(3)の抵抗素子部(2)を覆う絶縁被膜(4)を具備した抵抗器であって、前記抵抗素子部(2)が導体基板(3)の中央部を薄肉化して形成された抵抗器。

【請求項2】 導体基板(3)の中央部にエッチングを施し広断面の電極部(1)と狭断面の抵抗素子部(2)を形成する機能分割工程と、前記抵抗素子部(2)を部分的に削って当該抵抗素子部(2)の電極部(1、1)間抵抗値を調整するトリミング工程と、当該抵抗素子部(2)の表面に絶縁被膜(4)を被着するオーバーコート工程と、抵抗器(5)一単位毎に分割する分離工程を経る抵抗器の製造方法。

【請求項3】 前記電極部の表面に、 $\text{Sn}-\text{Ag}$ 、 Au 又は Cu の薄膜を形成するメッキ工程を経る前記請求項2に記載の抵抗器の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表面実装用の小型抵抗器、いわゆるチップ抵抗器に関するものであって、特に、極低い抵抗値に設定される抵抗器に関する。

【0002】

【従来の技術】従来より、チップ抵抗器は、その抵抗値を低く設定するにあたって極薄い $\text{Ni}-\text{Cu}$ 等の金属抵抗板を抵抗素子本体として用いており、図6(イ)の如く抵抗素子本体の両端部を折り曲げたり、図6(ロ)(ハ)の如く端子部を別途溶着する等して電極を形成している。

【0003】

【発明が解決しようとする課題】しかしながら、前者では端子部を形成する際に折り曲げる位置のばらつきによって、電極部と抵抗素子部の割合が変動し高い精度の抵抗値を得ることができない他、後者においては、溶接部の位置変動或いは面積変動によって電極部と抵抗素子部の割合が変動し、この場合も高い精度の抵抗値を得ることができない。殊に、前者の場合は、実装時における半田ののり具合によっても抵抗値が微妙に影響を受けることが多く、後者においても、溶着する端子部が異種金属である場合には、抵抗値の温度特性が悪化するという問題がある。

【0004】本発明は、上記実情に鑑みて成されたものであって、製造過程や実装過程において生じ得る抵抗値のばらつきはもとより、実働時における温度特性の悪化をも防止し得る抵抗器とその製造方法の提供を目的とする。

【0005】

【課題を解決するための手段】上記課題を解決するために成された本発明による抵抗器は、同一素材から成る電

極部及び抵抗素子部を一連成形して成る導体基板と、当該導体基板の抵抗素子部を覆う絶縁被膜を具備した抵抗器であって、前記抵抗素子部が導体基板の中央部を薄肉化して形成されたことを特徴とする。

【0006】前記電極部は、例えば回路基板へ実装する際に、当該回路基板の接続端子と半田付けされる部分であり、抵抗素子部は、当該抵抗器の定数を決定する部分である。この様に定数を決定すべく薄肉化する際の具体的な態様について特に限定する必要はないが、断面形状を一定にしておく方が計算上都合が良い。尚、絶縁コートは抵抗素子部全体を覆ってさえいればよく、実装時において半田付けが成される面積に影響が出ない限り電極部の一部を覆っていても良い。

【0007】上記抵抗器の製造方法は、導体基板の中央部にエッチングを施し広断面の電極部と狭断面の抵抗素子部を形成する機能分割工程と、前記抵抗素子部を部分的に削って当該抵抗素子部の電極部間抵抗値を調整するトリミング工程と、当該抵抗素子部の表面に絶縁被膜を被着するオーバーコート工程と、抵抗器一単位毎に分割する分離工程を経ることを特徴とする。

【0008】上記抵抗器の製造方法において挙げられている工程は、必要に応じて複数回行っても良く、洗浄その他の別工程を適宜介在しても良い。上記製造工程に加えて、前記電極部の表面に、 $\text{Sn}-\text{Ag}$ 、 Au 又は Cu の薄膜を形成するメッキ工程を経ることが望ましい。尚、前記広断面及び狭断面とは、抵抗器の両電極部を結ぶ方向に対して直角に分断した場合の断面積(以下、同じ。)を比較したもので、電極部が抵抗素子部よりも断面積が十分に大きいことを示すものである。

【0009】

【発明の実施の形態】以下、本発明による抵抗器の実施の形態を、当該抵抗器の製造方法と共に説明する。図1は、電極部1及び抵抗素子部2を一連成形して成る $\text{Ni}-\text{Cu}$ 系合金製の均等厚な導体基板3と、当該導体基板3の抵抗素子部2を覆う高耐熱性エポキシ樹脂から成る絶縁被膜4を具備した抵抗器であって、前記抵抗素子部2が前記導体基板3の片面中央部の長方形領域を一定厚に薄肉化して形成されたものである。

【0010】<機能分割工程>この抵抗器を得るに際して、 $\text{Ni}-\text{Cu}$ 系合金の平板を一定の幅で分断して成る短冊6に対し、表面には、その長手方向に向かって直線的な境界を持ち且つ一定の幅に定められた長方形のレジスト膜7を一定の間隔で印刷し、更に、裏面全域にレジスト膜8を印刷した状態でエッチング処理を行い、洗浄工程を経てレジスト膜7、8の剥離を行うと、レジスト膜7、8が形成されることなく露出していた部分9が浸食されいわゆる狭断面の抵抗素子部2が形成される(図3参照)。抵抗素子部2の境界は、前記レジスト膜7の直線的な境界が反映されて直線的となっており、浸食された深さ、即ち残存する厚みもほぼ一定となっている。

これらの工程により一つの短冊6のなかで抵抗素子部2と電極部3とに機能が分割されることとなる。

【0011】尚、エッチング工程は、複数の工程に分けて、例えば図5の如く一次浸食部10と二次浸食部11を設けても良いし、作業の流れにあっても、図4の如くNi-Cu系合金の平板12に対して同様の工程を経てエッチング処理を行い、洗浄工程を経てレジスト膜7、8の剥離を行った後に、一定幅の短冊6に分断するという工程を採っても良い。

【0012】<トリミング工程>機能分割がおこなわれた短冊6は、抵抗素子部2に対する抵抗値調整が行われる。当該抵抗値の調整は、例えば、一つの抵抗素子部2の両端に存在する電極部1、1間の抵抗値を測定し、所定の抵抗値となる様にレーザー光等で抵抗素子部2を部分的に削ることによって行われる。

【0013】<オーバーコート工程>トリミング工程を終えた各抵抗素子部2の表裏側面に対して、高耐熱性エポキシ樹脂によるコーティングが行われる。当該コーティング工程で形成される絶縁被膜4により各抵抗素子部2の対外絶縁性が確保できることとなる。尚、絶縁被膜4の厚みは、前記エッチング工程によって浸食された深さよりも薄いことが、実装時における抵抗器5の電極部1と回路基板13の端子との間に介在する半田を節約し、当該抵抗器5の温度特性を高める上で大切である。

【0014】<分割工程>上記短冊6を抵抗器5一単位毎に分割することによって個々が抵抗器としての機能を果たし得るものとなり、最後に実装工程の便宜を図るべく電極部1に対し薄い半田メッキ（例えば、Sn-Ag等抵抗値の低い材料。金、銅メッキでも良い。）を行うことによって製品となる。

【0015】上記の如く製造された抵抗器は、電極部1と抵抗素子部2とが一連で同素材を以て形成されていることにより温度特性の悪化を防止することができる。又、抵抗素子部2を形成する手段が、レジスト膜を形成してのエッチング処理という比較的精密な処理を以て行われる為に、製造過程における抵抗値のばらつきをも防止することができる。

【0016】更に、電極部1と抵抗素子部2の肉厚差が、絶縁被膜4の厚み以上設けてあれば、抵抗素子部2*

*の抵抗率が電極部1の抵抗率と比べて格段に大きいものとなるので、実装時における電極部1への半田ののりに応じて抵抗器の定数が変化するという問題もなくなる。その上、図2の如く電極部1の端子（回路基板の実装用端子）に対する接触面が絶縁被膜4の表面よりも突出するように成形してあれば、抵抗器の電極部1と回路基板13の実装用端子14、14間に介在すべき半田の量が少なくて済み、半田接合部における温度特性の悪化を防止することができる。

【0017】

【発明の効果】以上の如く本発明による抵抗器を使用すれば、製造過程や実装過程において生じる抵抗値のばらつきはもとより、実働時における温度特性の悪化をも防止でき、強度的にも優れた特性を奏する事となり、電子機器の信頼性向上に寄与する事となる。又、本発明による製造方法を採用すれば、極めて簡単に能率的に上記抵抗器を製造できることとなり、更に、前記電極部の表面に、Sn-Ag、Au又はCuの薄膜を形成するメッキ工程を経ることとなれば、実装時における半田濡れ性が向上し、電極抵抗値を下げる事とも成るので、より信頼性の高い電子機器の普及に寄与することとなる。

【図面の簡単な説明】

【図1】本発明による抵抗器の一例を示す断面図である。

【図2】図1に示す抵抗器の実装状態の一例を示す側面図である。

【図3】本発明による抵抗器の製造方法の一例を示す工程図である。

【図4】本発明による抵抗器の製造方法の一例を示す工程図である。

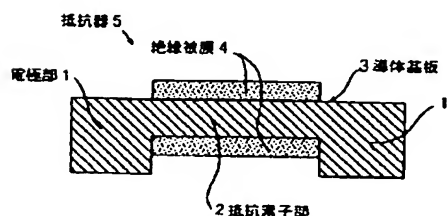
【図5】エッチング後の導体基板の一様様を示す斜視図である。

【図6】（イ）（ロ）（ハ）従来の抵抗器の例を示す断面図である。

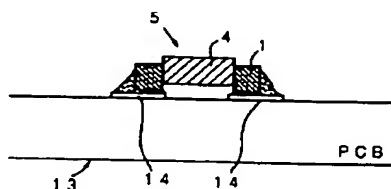
【符号の説明】

- 1 電極部、2 抵抗素子部
- 3 導体基板、4 絶縁被膜
- 5 抵抗器

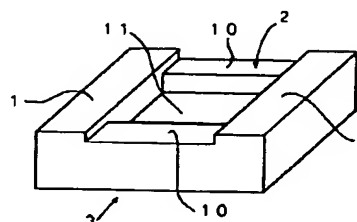
【図1】



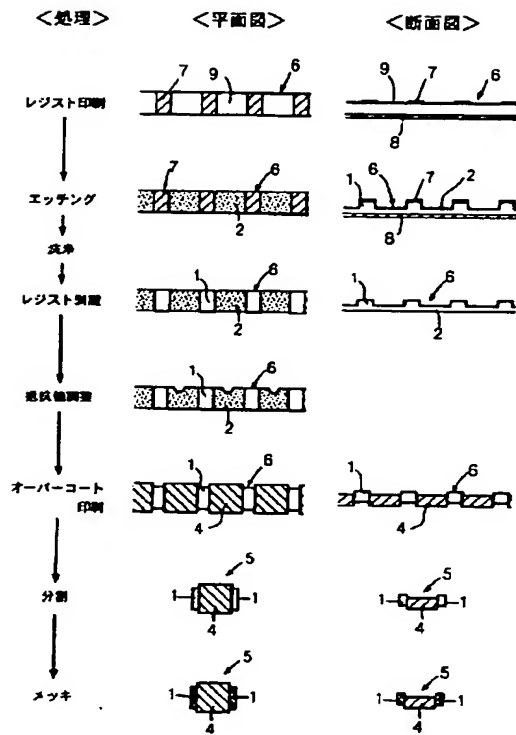
【図2】



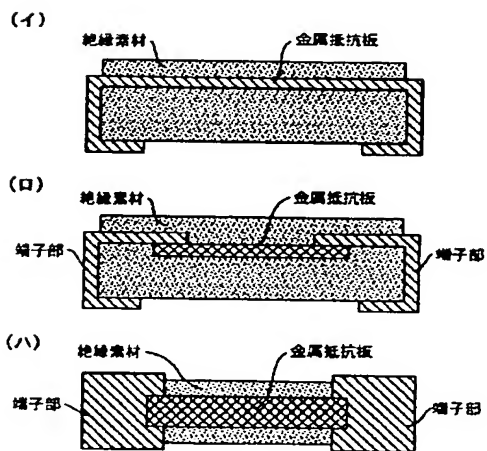
【図5】



【図3】



【図6】



【図4】

